

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## **Contacting integrated circuit on flexible circuit board, glass or ceramic substrate - fixing IC using organic resin which contains highly conductiv particles with irregular structure**

Patent Number: DE4138779

Publication date: 1993-07-29

Inventor(s): HAMPEL BRUNO DR (DE)

Applicant(s):: LCD MIKROELEKTRONIK DR HAMPEL (DE)

Requested

Patent: ☐ DE4138779

Application

Number: DE19914138779 19911126

Priority Number

(s): DE19914138779 19911126

IPC

Classification: H01L21/60 ; H01R4/04 ; H05K3/32 ; H05K13/04

EC H01L21/60C4, H01L21/60D, H01R4/04, H05K13/04G4,

Classification: H01L23/532M4, H05K3/32B2

Equivalents:

---

### **Abstract**

---

The integrated circuit is contacted on a conductive track structure with its active side pointing downwards towards the track structure in flip-chip mode. The integrated circuit is secured by an organic resin, contg. highly conductive particles with irregular structure.

Pref. the particles consist of ceramic particles coated with graphite, alternately they are suitable grain size crystals, also coated with graphite. The particles may be ceramic or quartz particles, coated with pyrolytic carbon. Metal film may be also used as particle coating. The grain size is typically between 3 and 50 microns.

USE/ADVANTAGE - For tape automated bonding, also for contacting IC directly onto LCD using Chip-on-Board method. Reliability of hybrid circuit or flip-chip assembly is increased. Weight is reduced.

---

Data supplied from the esp@cenet database - I2



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ **Offenlegungsschrift**  
⑩ **DE 41 38 779 A 1**

⑤1 Int. Cl. 5:  
**H 05 K 3/32**  
H 05 K 13/04  
H 01 R 4/04  
H 01 L 21/60

DE 41 38 779 A 1

②1 Aktenzeichen: P 41 38 779.1  
②2 Anmeldetag: 26. 11. 91  
④3 Offenlegungstag: 29. 7. 93

⑦1 Anmelder:

LCD - Mikroelektronik Dr. Hampel & Co, GmbH, 7500  
Karlsruhe, DE

⑦2 Erfinder:

Hampel, Bruno, Dr., 7500 Karlsruhe, DE

⑤4 Methode zur Kontaktierung elektronischer Bauelemente

⑤7 Die Erfindung bezieht sich auf eine Methode zur Kontaktierung von elektronischen Bauelementen wie Widerstände, Dioden, Transistoren und integrierten Schaltungen mit ihrem Trägersubstrat. Insbesondere bezieht sie sich auf die Kontaktierung von integrierten Schaltungen auf flexible Leiterfolien und hier wiederum, auf die besondere Form der auf Film gebondeten Chips (TAB = tape automated bonding) sowie auf die Kontaktierung von ICs auf Glas- oder Keramik-Substrate, wie es in der Hybridtechnik oder bei der Kontraktierung von ICs direkt auf Flüssigkristall-Anzeigen üblich ist (CoB = Chip on Board).

Es wird die Kontaktierung mit einem reaktiven, elektrisch anisotrop leitenden Klebstoffsystem beansprucht. Das Klebstoffsystem kann warm- wie kalthärtend sein. Es enthält auf die Dicke der Klebefuge und das Leiterbahnrastraster abgestimmte elektrisch leitende Partikel.

Die Partikel sind sowohl Metalle, wie auf Nichtleitern abgeschiedene Metalle oder andere leitende Materialien, wie z. B. Kohlenstoff.

BEST AVAILABLE COPY

DE 41 38 779 A 1

Die Erfindung bezieht sich auf eine Methode zur Kontaktierung von elektronischen Bauelementen wie Widerständen, Dioden, Transistoren und integrierten Schaltungen mit ihrem Trägersubstrat. Insbesondere bezieht sie sich auf die Kontaktierung von integrierten Schaltungen auf flexible Leiterfolien und hier wiederum auf die besondere Form der auf Film gebondeten Chips (TAB = tape automated bonding) sowie auf die Kontaktierung von IC's auf Glas- oder Keramik-Substrate, wie es in der Hybridtechnik oder bei der Kontaktierung von IC's direkt auf Flüssigkristall-Anzeigen üblich ist (CoB = Chip on Board).

Die Kontaktierung elektronischer Bauelemente auf ihrer Unterlage (= Substrat) wird entweder durch Löten oder durch Bonden oder durch einfaches Anpressen bewerkstelligt. Während das Anpressen nur in einfachen Fällen und in der Starkstromtechnik Anwendung findet, sind in der Schwachstromtechnik und in der Mikroelektronik Löten und Bonden die bevorzugten Verfahren. Bei IC's wiederum ist Bonden das bei weitem am meisten benutzte Verfahren.

Prinzipiell wäre es aber wünschenswert, auch beim Kontaktieren von IC's Verfahren anzuwenden, die dem Reflowlöten verwandt sind. Dies sind die verschiedenen Flip-Chip-Verfahren, die insbesondere beim Inner-Lead-Bonding des TAB angewandt werden. Abb. 1 gibt eine schematische Darstellung des Aufbaues eines sogenannten Bumps, der auf der Kontaktfläche eines IC aufgebaut werden muß, um eine Verbindung mit der Leiterplatte durch Löten usw. zu erreichen. Diese Verfahren vergrößern u. a. die Zuverlässigkeit von Hybridschaltungen, sie erlauben eine noch dichtere Packung als mit gebondeten Chips, damit auch Gewichtseinsparungen und damit insgesamt eine Reduktion der Systemkosten.

Die Herstellung der Bumps ist allerdings ein komplizierter Prozeß mit mehreren Schritten:

- Titan/Wolfram-Sputtern,
- Kupfer-Sputtern,
- Photoresist-Prozesse,
- galvanisch Kupfer,
- galvanisch Zinn,
- Ätzen,

der dazu führt, daß insbesondere bei nicht sehr großen Serien die Verfahren nicht oft angewandt werden, da eine Reihe spezieller Werkzeuge für jeden Chip angefertigt werden muß.

Es ist die Aufgabe der vorliegenden Erfindung die Nachteile des Herstellungsverfahrens der Bumps zu vermeiden, ohne die Vorteile des Flip-Chip-Verfahrens zu beeinträchtigen. Genauer gesagt, ein Verfahren zur Flip-Chip-Montage zu finden, das mit wesentlich weniger Prozess-Schritten auskommt.

Die Befestigung des Flip-Chips auf dem mit Leiterbahnen versehenen Substrat erfolgt nicht durch Löten, sondern durch Kleben mit einem Heißsiegelkleber, der nur in einer Richtung, nämlich in einer Richtung senkrecht zur Chip-Oberfläche die Elektrizität leitet.

Die Abb. 2, 3 und 4 zeigen, wie eine solche Verbindung aufgebaut ist.

Die Abb. 2 stellt einen integrierten Schaltkreis dar, auf den man von der Seite der Kontakte, der sogenannten Pads, herblickt. Die Größe der Pads ist etwa 100 x 100 µm. Die Masse des Schaltkreises 1 ist aus Sil-

cium mit den leitenden Pads 2 aus Aluminium.

In der Abb. 3 ist der integrierte Schaltkreis auf eine Leiterplatte aufgeklebt. Die Leiterplatte 3 trägt auf ihrer Oberfläche Leiterbahnen 4. Diese liegen jeweils den leitenden Pads auf dem IC gegenüber.

Abb. 4 zeigt den mit "Detail" bezeichneten Teil des Verbundes unter stärkerer Vergrößerung.

Man erkennt, daß im Bereich der Klebung 5 eine Reihe von Teilchen 6 sich befinden, die den elektrischen Strom leiten und die daher den elektrischen Kontakt zwischen den Leiterbahnen 4 der Leiterplatte und den leitenden Pads 2 auf dem integrierten Schaltkreis herstellen.

Zwischen zwei benachbarten Leiterbahnen ist dagegen kein Kontakt möglich, da die Durchmesser der leitenden Teilchen deutlich kleiner sind als die Abstände der einzelnen Leiterbahnen.

Abb. 3 stellt die Verhältnisse längs der Schnittlinie II der Abb. 2 dar:

Man sieht, daß in den Bereichen 2-4, d. h. wo Leiterbahnen und IC-Pads sich gegenüberliegen, Kontakt zwischen ihnen möglich ist. Zwischen benachbarten Leiterbahnen bzw. Pads ist dagegen kein Kontakt möglich, weil die Abstände der Teilchen groß gegenüber ihren Durchmessern sind.

Durch die hier gegebene Beschreibung ist die Erfindung in keiner Weise eingeschränkt. Die Methode der anisotropen Klebung ist mit praktisch allen Bauelementen möglich, die ausreichend flache Kontaktflächen besitzen. Es können also auch alle SMD (surface mount devices)-Bauteile verwendet werden.

Als Substrate sind geeignet: alle Schichtschaltungen wie Leiterplatten, flexible Leiterfolien, Hybridschaltungen vom Dickfilm- oder Dünnfilmtyp, flexible Leiterfolien mit HPTF-Leitern, Flüssigkristallanzeigen, Halbleiter und jedes andere Basismaterial mit Kontaktflächen ausreichender Ebenheit.

Als Kleber können alle Klebstoffe verwendet werden, die beim Aneinanderfügen der Teile keine Lösungsmittel mehr enthalten. Besonders geeignet sind Reaktionsklebstoffe vom 2-Komponenten-Typ, die kalthärtend oder wärmehärtend sein können.

Einkomponenten-Klebstoffe sind ebenfalls geeignet. Unter ihnen die sogenannten Heißsiegelkleber. Diese werden beim Erwärmen auf höhere Temperaturen klebrig und besitzen ausreichende Adhäsions-Eigenschaften, wenn die Klebefuge wieder abgekühlt wird.

Besonders geeignet sind Heißsiegelkleber vom Reaktionstyp. Diese sind zunächst thermoplastisch und härten unter Wärmeeinwirkung oder unter dem Einfluß von Wasser zu duroplastischen Polymeren aus. Die Klebung ist also nicht mehr ohne Zerstörung lösbar.

Als elektrisch leitende Partikel können viele Metalle in Form kleiner Kügelchen, Fasern oder unregelmäßig geformter Körper verwendet werden. Auch Nichtleiter, die mit einer leitenden Beschichtung versehen sind, wie z. B. mit Silber, Gold oder anderen Edelmetallen belegte Glasfasern sind brauchbar. Kohlefasern, Graphitkörner, Halbleiterpulver aller Art und geeigneter Korngröße sind weitere Beispiele.

Insbesondere sind mit gut leitenden Kohleschichten versehene scharfkantige Keramik- oder Kristallteilchen verwendbar.

Diese haben besondere Vorteile gegenüber den bisher verwendeten Metallkugeln oder Metallplättchen: Sie dringen wegen ihrer harten und scharfkantigen Gestalt oberflächlich in die beiden zu verbindenden Leiter ein. Dies ergibt eine erhöhte Sicherheit der Kontakte-

rung insbesondere unter den Bedingungen der Lagerung unter Hitze und Feuchte.

Brauchbar sind z. B. Quarzteilchen, die in einem Wirbelschichtofen mit pyrolytischem Kohlenstoff belegt worden sind. Ein weiterer Vorteil der Verwendung von Keramik- oder Quarzteilchen ist ihr niedriges spezifisches Gewicht. Dadurch wird die Sedimentation der in der Klebstoffpräparation suspendierten leitenden Teilchen unterbunden oder doch sehr zurückgedrängt.

Die Erfindung wird jetzt an Hand einiger Beispiele erläutert, jedoch sind diese Beispiele keineswegs einschränkend, und viele andere Kombinationen der erfindungsgemäßen Merkmale sind denkbar.

#### Beispiel 1: Herstellung einer Heißeigelpreparation

100 g Polyurethan-Präpolymer-Lösung (mit 60% Feststoffgehalt in Äthylacetat) werden mit 40 g Polyester-Harz-Lösung (30% Feststoffgehalt in Benzylalkohol) und 2 g Kohlepigment, bestehend aus mit Graphit belegtem Quarzmehl von etwa 20 µm Korngröße vermischt. Die Mischung hat bald nach der Herstellung eine für den Siebdruck geeignete Viskosität. Die Mischung soll innerhalb eines Tages verwendet werden. Mit einem Drucksieb von 90 Maschen pro cm wird die Masse auf das Trägersubstrat gedruckt (3 in Abb. 3). Nach Ablüften setzt man den IC auf. Er wird mit einer Vakuum-Andruck-Vorrichtung auf das Trägersubstrat gedrückt und in dieser Vorrichtung auf 140° etwa 1 min erhitzt. Nach Abkühlung sind alle Pads des IC mit ihren Anschlußfahnen verbunden.

#### Beispiel 2: Herstellung eines 2-Komponentenklebers mit anisotroper Leitfähigkeit

100 g eines Epoxid-Harzes Lekutherm (Bayer AG) werden mit 1,75 g eines Kohlenstoff-Quarz-Pigments der Korngröße 5–7 µm gemischt = Komponente A.

Diese wird unmittelbar vor der Anwendung mit dem Härter 937 von CIBA-Geigy gemischt = Komponente B.

Das Mischungsverhältnis ist  
Komponente A 1 Teil  
Komponente B 0,4 Teile.

#### Beispiel 3: Kontaktierung eines IC auf eine LCD

Die Anschlüsse der LCD auf dem ITO-gesputterten Glas werden so herangeführt, daß, wie in der Abb. 5 gezeigt, die Anschlußpads des IC direkt auf die Anschlußzungen passen. Von den Anschlußzungen müssen wenigstens die Zuleitungen für die Speisespannung in hochleitender Ausführung vorliegen, z. B. in Silber, Nickel oder Gold.

Mit einem Tampon-Drucker wird eine etwa 5 µm dicke Schicht des 2-Komponenten-Klebers aus Beispiel 2 auf das Glas aufgetragen und anschließend der umgedrehte IC aufgesetzt. Unter leichtem Druck läßt man den Kleber aushärten, was nach etwa 4 Stunden bei Raumtemperatur bzw. nach 10 min bei 80°C der Fall ist.

#### Beispiel 4: Kontaktierung eines IC auf eine flexible Schaltung

Auf einer 25 µm starken Kapton-Folie mit einer Beschichtung mit 25 µm Kupfer wird das gleiche Muster wie in Beispiel 3 in das Kupfer geätzt.

Die flexible Schaltung wird nunmehr mit der Heißeig-

gelmasse aus Beispiel 1 bedruckt. Die Teilchen haben jedoch eine Korngröße von 4–6 µm. Nunmehr erfolgt das Aufsetzen des umgedrehten IC und das Aufsiegeln des IC bei ca. 130°C unter leichtem Druck.

Der Anschluß an die LCD wird in normaler Heat-Seal-Technik konstruiert.

#### Patentansprüche

1. Kontaktierung eines integrierten Schaltkreises (integrated circuit = IC) auf eine Leiterbahnstruktur für die Ansteuerung des IC in flip-chip-Bauweise (d. h. die aktive Seite des IC ist nach unten gerichtet, wo sich die Leiterbahnstruktur befindet) dadurch gekennzeichnet, daß die Fixierung des IC mit einem organischen Harz erfolgt, welches hochleitende Partikel mit unregelmäßiger Struktur enthält.
2. Verfahren zur Kontaktierung eines IC gemäß Anspruch 1, dadurch gekennzeichnet, daß die leitenden, unregelmäßig geformten Partikel aus mit Graphit belegten Keramikteilchen bestehen.
3. Verfahren zur Kontaktierung eines IC gemäß Anspruch 2, dadurch gekennzeichnet, daß die unregelmäßig geformten Partikel aus mit Graphit belegten Kristallen geeigneter Korngröße bestehen.
4. Verfahren zur Kontaktierung eines IC gemäß Anspruch 3, dadurch gekennzeichnet, daß die unregelmäßig geformten Teilchen aus mit pyrolytischem Kohlenstoff belegten Keramik- oder Quarzteilchen bestehen.
5. Verfahren zur Kontaktierung eines IC gemäß Anspruch 1, dadurch gekennzeichnet, daß die leitenden Partikel aus Keramik oder Kristallen mit einer Metallschicht belegt sind.
6. Verfahren zur Kontaktierung eines IC gemäß Anspruch 1 bis 5, dadurch gekennzeichnet, daß die Korngröße der leitenden Partikel zwischen 3 und 50 µm beträgt.

Hierzu 3 Seite(n) Zeichnungen

BEST AVAILABLE COPY

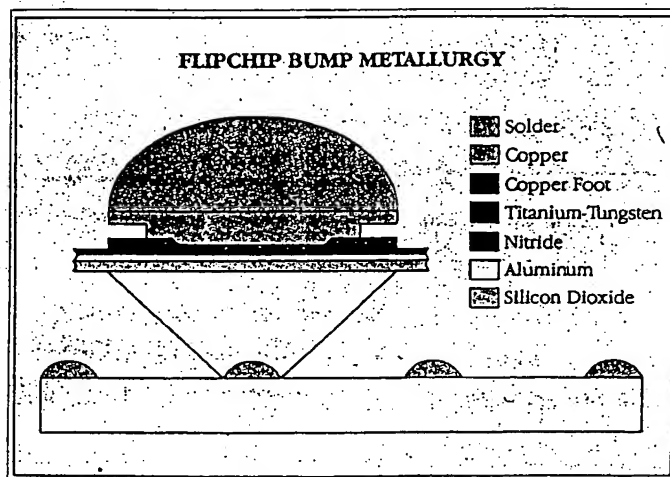
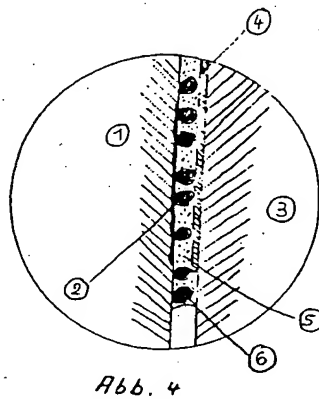
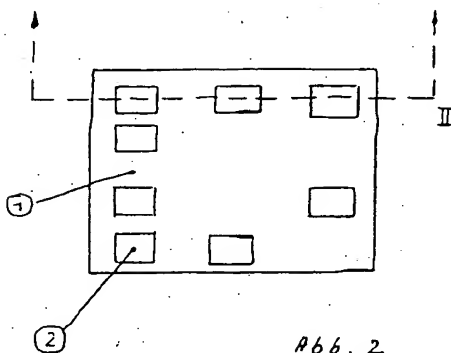
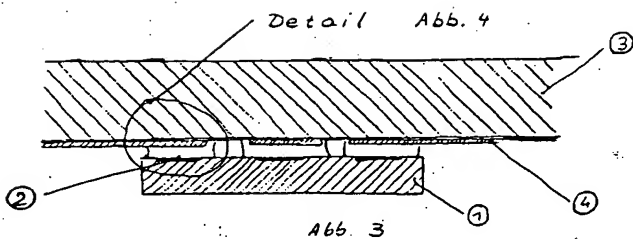


Abb. 1

BEST AVAILABLE COPY



BEST AVAILABLE COPY

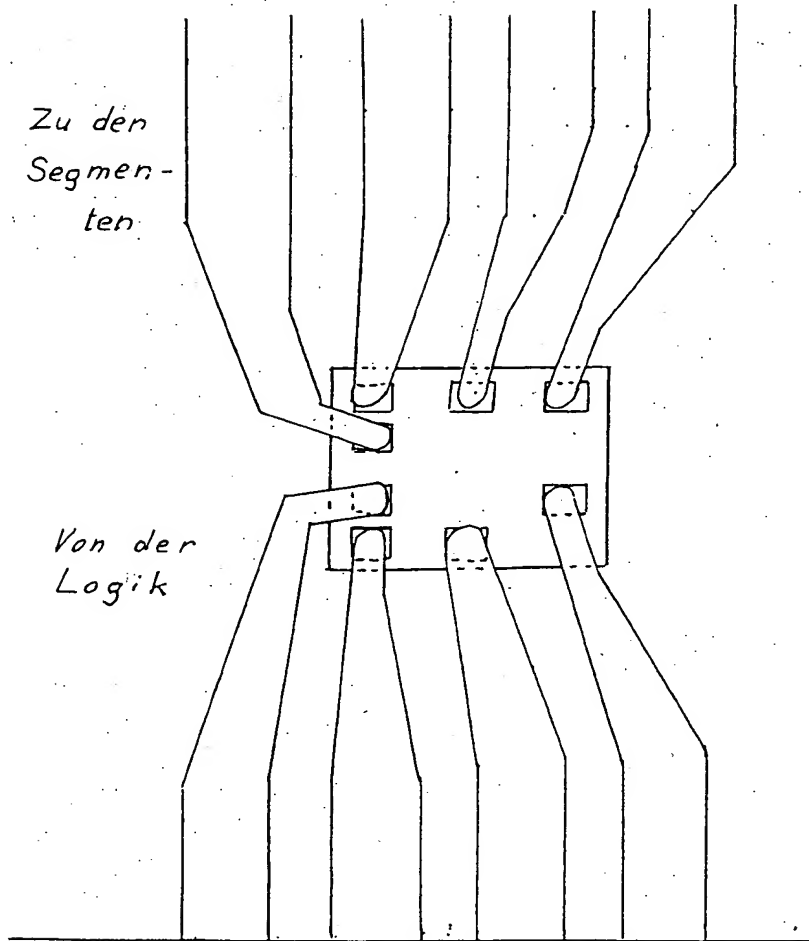


Abb. 5

BEST AVAILABLE COPY